

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-224537

(43) 公開日 平成6年(1994)8月12日

(51) Int.Cl.⁵

H 05 K 1/18

H 01 R 9/09

H 05 K 1/02

識別記号

U 7128-4E

Z 6901-5E

B 7047-4E

F I

技術表示箇所

審査請求 未請求 請求項の数1 FD (全5頁)

(21) 出願番号

特願平5-28607

(22) 出願日

平成5年(1993)1月25日

(71) 出願人

000124959

株式会社カイジョー

東京都羽村市栄町3丁目1番地の5

(72) 発明者

市山 雄三

東京都羽村市栄町3-1-5 株式会社カイジョー内

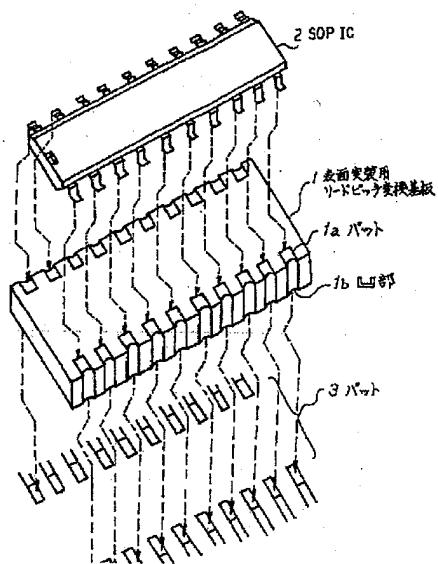
(74) 代理人 弁理士 八幡 義博

(54) 【発明の名称】 表面実装用リードピッチ変換基板

(57) 【要約】

【目的】 リード間ピッチが短いSOP ICを長い方用のパットが設定されているプリント基板に実装する際のリードピッチ変換を簡単に行えるようにする。

【構成】 変換基板1は、表面周形状がEIAJパッケージ規格に基づくSOP IC2の周形状よりも若干大きな相似形プリント基板である。その幅は、JEDECパッケージ規格に基づくSOP ICの幅方向のリード間ピッチと少なくともほぼ等しい大きさである。表面にはSOP IC2用のパット1aを設定し、短手方向両側の側面の前記パット1aのそれぞれに対応した位置に凹部1bをそれぞれ形成してあり、凹部1bに形成される導体絶縁層と表面の対応するパット1aとを連結してある。凹部1bはJEDECパッケージ規格に基づくSOP IC用のパット3に半田付けされる。なお、凹部は半円状又は半長円状である。



1

2

【特許請求の範囲】

【請求項1】表面周形状がEIAJパッケージ規格に基づくデュアルインラインパッケージSOP1Cの周形状よりも若干大き目の相似形であって幅がJEDECパッケージ規格に基づくデュアルインラインパッケージSOP1Cの幅方向のリード間ピッチと少なくともほぼ等しい大きさに形成されてなり；その表面にEIAJパッケージ規格に基づくSOP1C用のパットが設定され；その短手方向両側の側面の前記各パットに対応した位置に半円状または半長円状の凹部がそれぞれ形成され；前記側面の凹部に形成される導体箔と表面の対応するパットとを連結してなる；ことを特徴とする表面実装用リードピッチ変換基板。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、JEDECパッケージ規格に基づくデュアルインラインパッケージSOP (Surface Small Outline Package) 1C用のパットにEIAJパッケージ規格に基づくデュアルインラインパッケージSOP1Cのリードを半田付けする際に用いる表面実装用リードピッチ変換基板に関する。

【0002】

【従来の技術】周知のように、SOP1Cは、JEDECとEIAJの2種類のパッケージ規格によりそれぞれ製造され使用されており、デュアルインラインパッケージSOP1Cのプリント基板への実装は、例えば図5に示すように、図示しないプリント基板面に、実装するSOP1C51のパッケージ規格に従ってパット52を設定し、それにSOP1C51のリードを半田付けすることにより行われる。つまり、パット52はSOP1C51の幅方向のリード間ピッチAとほぼ等しい間隔Bで設定されるのが通例である。

【0003】ところが、幅方向のリード間ピッチは、JEDECパッケージ規格に基づくものがEIAJパッケージ規格に基づくものよりも大きいので、JEDECパッケージ規格に基づくSOP1Cを実装するため用意したプリント基板にEIAJパッケージ規格に基づくSOP1Cを実装する場合、例えば図6に示すように、図示しないプリント基板面に設定してあるパット61はJEDECパッケージ規格に基づくものであるが、その間隔W₁は実装しようとするEIAJパッケージ規格に基づくSOP1C62の幅方向のリード間ピッチW₂よりも大きく、両者間に隙間が生じ半田付けができないこととなる。

【0004】そこで、従来では、例えば図7に示すように、JEDECパッケージ規格に基づくSOP1Cを実装するため用意したプリント基板71の他に、EIAJパッケージ規格に基づくSOP1C72を実装するプリ

隔持ち上げて設定することが行われている。

【0005】

【発明が解決しようとする課題】しかし、図7に示すような2階建て構造では、実装作業が面倒であるだけではなく実装スペースの確保が困難な場合があり、またコストアップの要因となるという問題がある。

【0006】本発明は、このような従来の問題に鑑みなされたもので、その目的は、実装スペースの問題を生じさせず簡単にリードピッチの変換をなし得る表面実装用リードピッチ変換基板を提供することにある。

【0007】

【課題を解決するための手段】前記目的を達成するため、本発明の表面実装用リードピッチ変換基板は次の如き構成を有する。即ち、本発明の表面実装用リードピッチ変換基板は、表面周形状がEIAJパッケージ規格に基づくデュアルインラインパッケージSOP1Cの周形状よりも若干大き目の相似形であって幅がJEDECパッケージ規格に基づくデュアルインラインパッケージSOP1Cの幅方向のリード間ピッチと少なくともほぼ等しい大きさに形成されてなり；その表面にEIAJパッケージ規格に基づくSOP1C用のパットが設定され；その短手方向両側の側面の前記各パットに対応した位置に半円状または半長円状の凹部がそれぞれ形成され；前記側面の凹部に形成される導体箔と表面の対応するパットとを連結してなる；ことを特徴とするものである。

【0008】

【作用】次に、前記の如く構成される本発明の表面実装用リードピッチ変換基板の作用を説明する。本発明では、当該変換基板の表面にパットを設けEIAJパッケージ規格に基づくデュアルインラインパッケージSOP1Cを半田付け実装できるようにし、また当該変換基板の側面に凹部を形成しJEDECパッケージ規格に基づくデュアルインラインパッケージSOP1Cを実装するプリント基板に設定してあるパットに半田付けできるようにしてある。

【0009】従って、繁雑な実装作業を要さずに簡単にリードピッチの変換が行えることになり、幅方向のリード間ピッチが大きい方のSOP1C用に設定してあるプリント基板に幅方向のリード間ピッチが小さい方のSOP1Cを実装スペースの問題を生じさせずに支障なく実装できる表面実装用リードピッチ変換基板を提供できる。

【0010】なお、側面に形成する凹部は、基板に一列に丸穴または長穴を穿設しその丸穴または長穴を列方向に切断して形成すれば、簡単に所望の凹部が得られる。半長円の場合は半円の場合よりも半田付けの信頼性確保の点が優れている。

3

する。図1は、本発明の一実施例に係る表面実装用リードピッチ変換基板を示す。図1において、表面実装用リードピッチ変換基板1は、実際の使い勝手を考慮して表面周形状がEIAJパッケージ規格に基づくデュアルラインパッケージのSOPIC2の周形状よりも若干大き目の相似形プリント基板である。

【0012】そして、その幅は、JEDECパッケージ規格に基づくデュアルラインパッケージのSOPICの幅方向のリード間ピッチと少なくともほぼ等しい大きさに形成してある。具体的には例えば図示するようにそのSOPICを半田付けするパット3と重なる程度にしてある。

【0013】さらに、その表面にはSOPIC2用のパット1aを設定し、その短手方向両側の側面の前記パット1aのそれぞれに対応した位置に凹部1bをそれぞれ形成してあり、凹部1bに形成される導体箔と表面の対応するパット1aとを連結してある。

【0014】従って、図2に示すように、何れを先に半田付けするかは任意であるが、当該変換基板1の表面に設けたパット1aにEIAJパッケージ規格に基づくデュアルラインパッケージのSOPIC2のリードを半田付けし、また当該変換基板1の側面に形成してある凹部1bをJEDECパッケージ規格に基づくデュアルラインパッケージSOPICを実装するプリント基板に設置してあるパット3に半田付けする(図3のB)という簡単な作業でSOPIC2を規格が異なるプリント基板に実装できる。当該変換基板1も通常使用されるプリント基板であるので、従来のようなスペース確保に対する考慮は不要であることが解る。

【0015】次に、当該変換基板1の製造方法、特に幅の設定及び側面の凹部1bの形成方法を説明する。図3に示すように、当該変換基板1の幅は、JEDECパッケージ規格に基づくデュアルラインパッケージSOPICを実装するプリント基板4に設定してあるパット3と重なる程度の大きさであるが、これはJEDECパッケージ規格で定まる。

【0016】そこで、図4に示すように、適宜な大きさのプリント基板に、前記幅の両側のラインを線引きし、同図(a)中矢印Cで示すように、その線引きに沿って前記パット1aの間隔でスルーホール5を穿設し、同図(b)に示すようにその穿引きに沿って切断する。その結果、側面に半円状の凹部が形成される。

【0017】同様の方法で、線引き方向に長径がある長

4

穴を穿設し、その穿引きに沿って切断すれば、側面に半長円状の凹部が形成される。

【0018】半田付けの信頼性から言えば半長円状の凹部が優れていると考えられる。半田付け面積が半円状凹部よりも増えるからである。

【0019】

【発明の効果】以上説明したように、本発明の表面実装用リードピッチ変換基板によれば、表面にパットを設けEIAJパッケージ規格に基づくデュアルラインパッケージSOPICを半田付け実装できるようにし、また側面に凹部を形成しJEDECパッケージ規格に基づくデュアルラインパッケージSOPICを実装するプリント基板に設定してあるパットに半田付けできるようにしてあるので、繁雑な実装作業を要さずに簡単にリードピッチの変換が行え、幅方向のリード間ピッチが大きい方のSOPIC用に設定してあるプリント基板に幅方向のリード間ピッチが小さい方のSOPICを実装スペースの問題を生じさせずに支障なく実装できる効果がある。

【図面の簡単な説明】

【図1】本発明の一実施例に係る表面実装用リードピッチ変換基板を実装するSOPICと半田付けするパットとの関係で示す概略斜視図である。

【図2】実装状態を示す概略斜視図である。

【図3】図2中のA-A線矢視側面断面図である。

【図4】幅の設定及び凹部の形成方法の説明図であり、(a)は線引きに沿ってスルーホールを穿設する工程図、(b)は穿引きに沿って切断する工程図である。

【図5】SOPICの一般的な実装状態の説明図である。

【図6】幅方向のリード間ピッチが異なる場合の実装の説明図である。

【図7】幅方向のリード間ピッチが異なる場合の従来の実装方法の説明図である。

【符号の説明】

1 表面実装用リードピッチ変換基板

1a パット

1b 凹部

2 SOPIC

3 パット

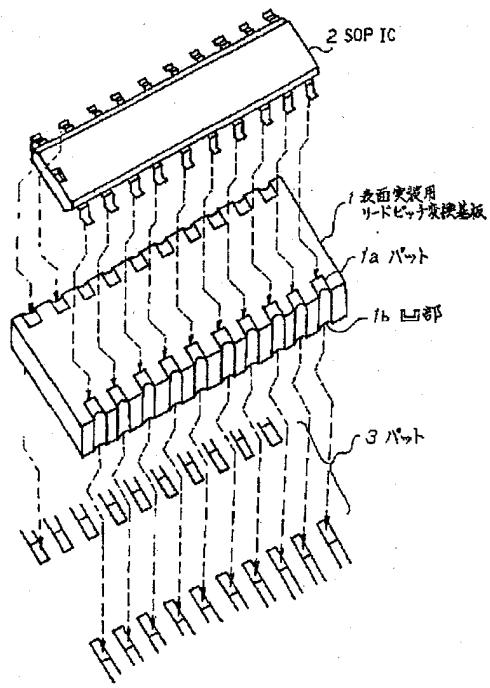
4 プリント基板

5 スルーホール

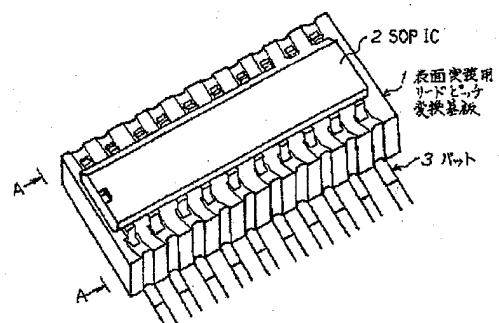
(4)

特開平6-224537

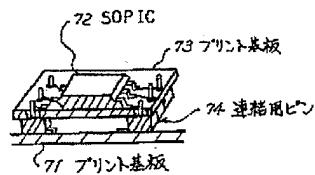
【図1】



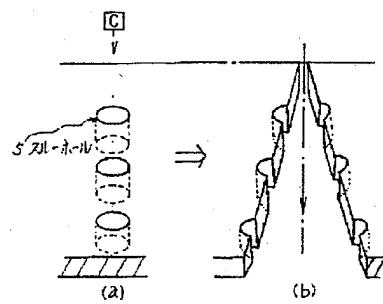
【図2】



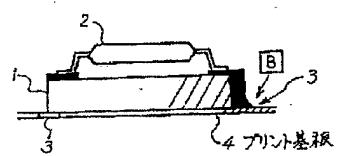
【図7】



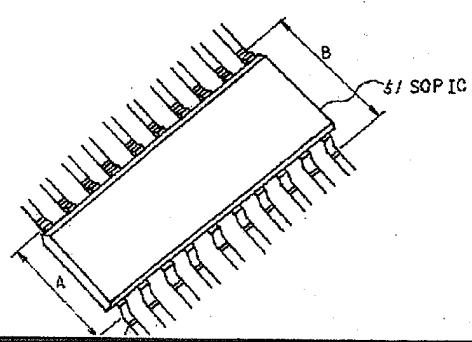
【図4】



【図3】



【図5】



(5)

特開平6-224537

【図6】

